

UNIVERSITAT POLITÈCNICA DE
CATALUNYA

ESCOLA UNIVERSITÀRIA POLITÈCNICA DE
VILANOVA I LA GELTRÚ

**Procesadores aritméticos.
Ejercicios**

DEPARTAMENT: Arquitectura de Computadors

ESPECIALITAT: Informàtica de Gestió

PROBLEMA 1

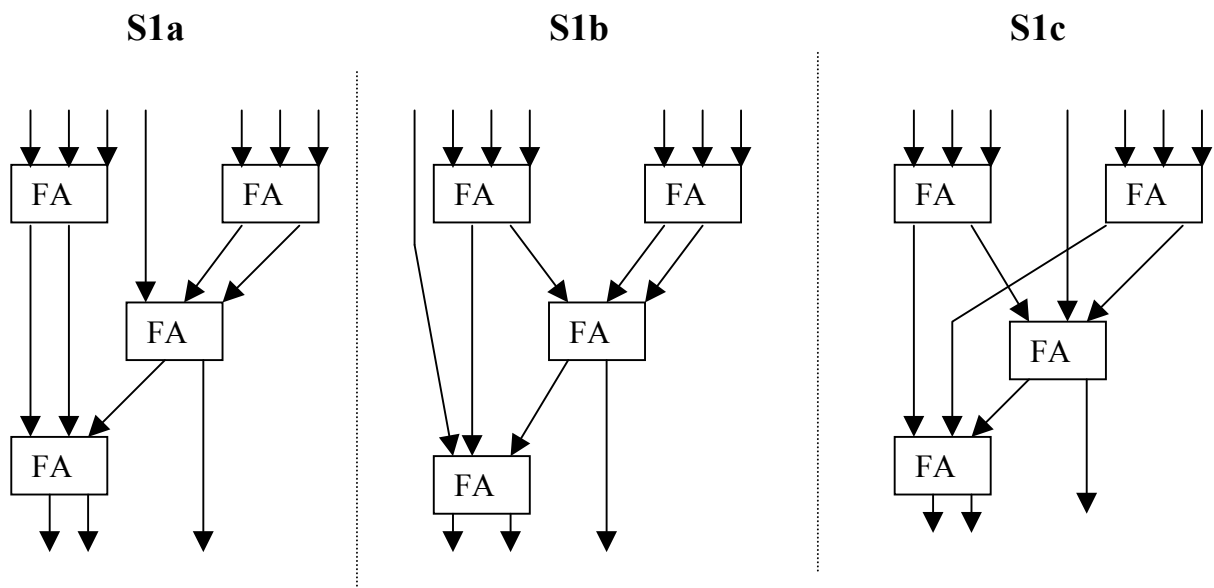
- a) En un sistema complemento a la base 3, obtener los vectores de 5 dígitos ternarios que representan a los cuatro valores enteros (en base diez) siguientes:

-120; -67; +72; +125

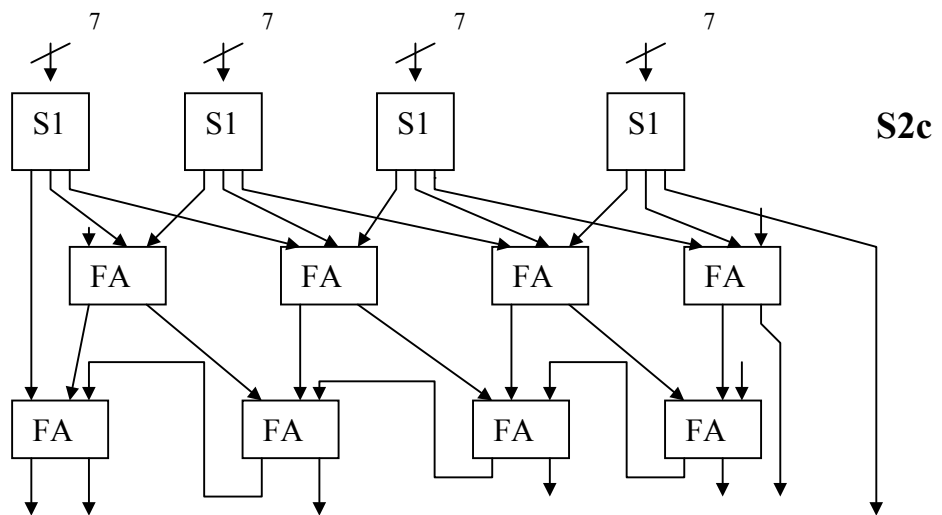
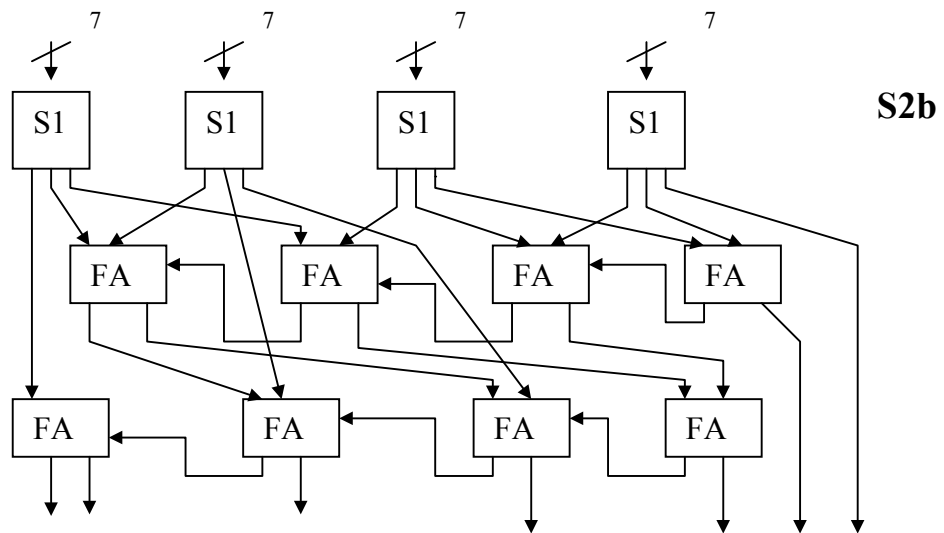
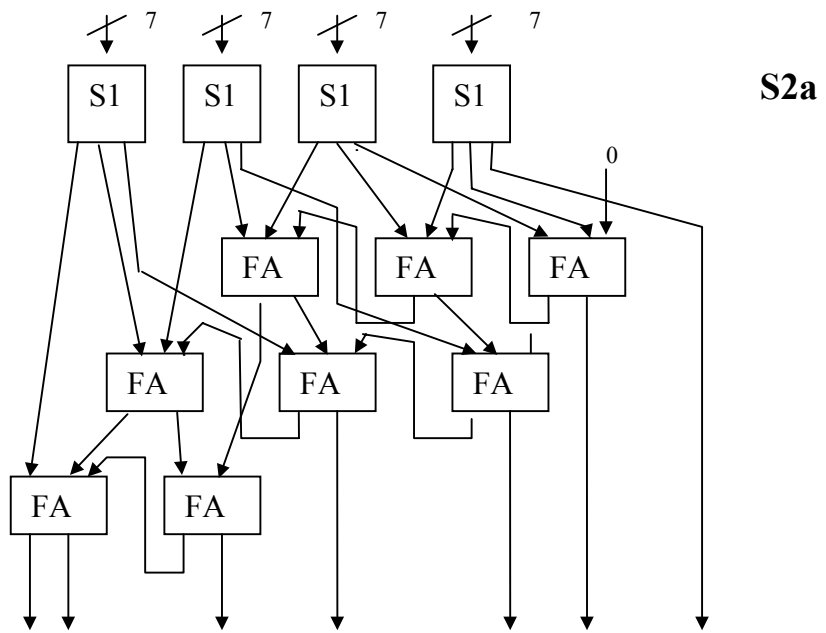
PROBLEMA 2

Queremos construir un circuito aritmético capaz de sumar m números naturales de n bits.

- a) ¿Cuántos bits hacen falta (en función de m y n) para representar el valor de esa suma?
 b) La primera parte del diseño consiste en construir un circuito capaz de sumar una columna cualquiera (la i -ésima). Para el caso particular de $m=7$ nos proponen 3 estructuras alternativas, que son las de la figura 1. Se pide justificar cual(es) es(son) correcta(s). Si hay más de una razonar ventajas.



- c) La segunda parte del diseño consiste en construir un circuito capaz de sumar los m números naturales de n bits, usando circuitos S1 correctos más otros 8 FA's. Para el caso particular de $m=7$ y $n=4$ nos proponen 3 estructuras alternativas, que son las siguientes. Se pide Justificar cual(es) es(son) correctas(s). Si hay más de una razonar ventajas.

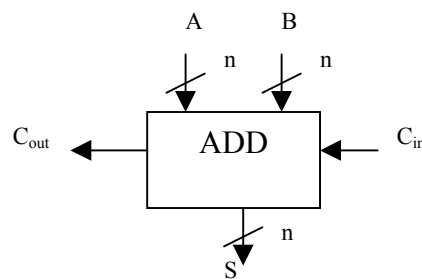


PROBLEMA 3

X es la codificación en complemento a dos C_2 con n bits de un número entero x. Y es la codificación en binario con n bits de un número natural y.

Se desea calcular el número $z=x+y$. Responde razonadamente a las cuestiones siguientes:

- a) ¿Cuántos bits son necesarios como mínimo para codificar el número z en complemento a 2 Ca_2 ?
- b) Diseña un circuito para obtener la codificación en complemento a dos Ca_2 de $z=x+y$ utilizando un sumador de naturales en binario de n bits como el mostrado en la figura y el mínimo hardware adicional necesario.



PROBLEMA 4

Se desea diseñar una unidad aritmética que realice las siguientes operaciones:

Si $F=1$ entonces $z=|x|-|y|$

Si $F=0$ entonces $z=|x+y|$

Tanto los operandos (x, y) como el resultado (z) están representados en complementos a dos (Ca_2) con n bits (mediante x_e, y_e, z_e respectivamente). En la figura se muestra un diagrama de bloques del diseño, donde todos los bloques son circuitos combinatoriales.

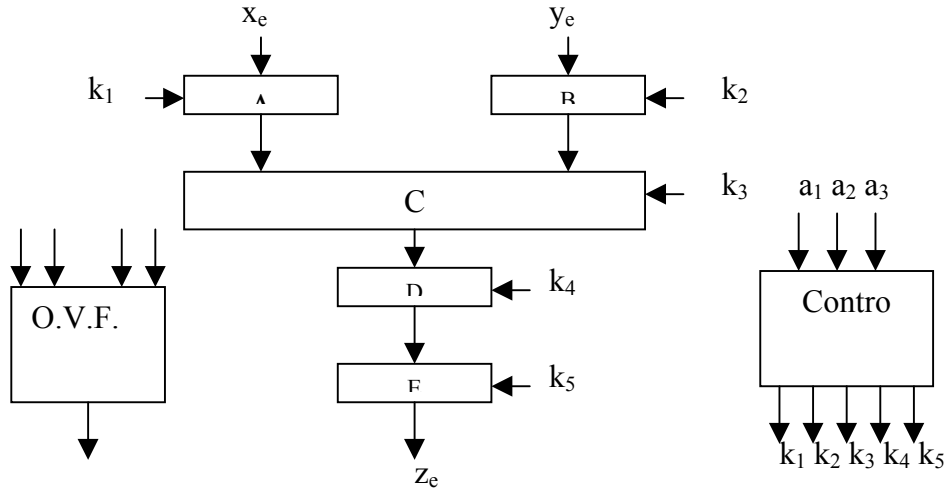
Se pide:

- 1.- El dibujo del diseño de cada uno de los bloques(excepto para los bloques O.V.F y control) para el caso particular $n=4$. Diseño con coste total mínimo. Además indicar cuales son las señales a_1, a_2 y a_3 que determinan (junto con F) el valor de las señales de control (k_1, k_2, \dots, k_5) y obtener las expresiones booleanas para las señales de control (k_1, k_2, \dots, k_5).

El tipo y coste de los elementos que se pueden utilizar son los siguiente:

TIPO	COSTE UNIDAD	POR
Puertas lógicas con 2 entrada (and, or, not, xor)	1	
Half Adders	2	
Multiplexores de 2 entradas de 1 bit cada una	3	
Full Adders	3	
Decodificadores de 4 a 2	4	
Comparadores binarios de 4 bits	5	

2.- Obtener la expresión booleana de la señal de salida del bloque O.V.F., que con valor I indica que ze no representa al resultado correcto z, es decir, que el resultado z no puede representarse en complemento a dos con n bits.



PROBLEMA 5

Responder a las siguientes preguntas sobre un sistema de numeración con base fija negativa ($r < 0$) y con un conjunto de dígitos $D = \{0, 1, \dots, |r|-1\}$. Como ya sabéis en un sistema con base fija r el vector de n dígitos $X = X_{n-1}, X_{n-2}, \dots, X_1, X_0$ representa el número

$$Y = \sum_{i=0}^{n-1} X_i r^i$$

- ¿Cuál es el rango (conjunto de números representables) de este sistema para $r = -2$ y $n = 8$?
- ¿Cómo se obtiene el vector de dígitos X que representa a un número x , en este sistema?
- ¿Cuál es la representación del número **29** para $r = -2$? Y ¿cuál es el número mínimo de dígitos necesarios para representarlo?
- ¿Cuál es el número mínimo de dígitos que debe tener la representación correcta del valor $x+1$ si el número x está representado por n dígitos?

PROBLEMA 6

Diseñar un sistema combinacional para calcular

$$a = (3/4) b - |c|$$

con un error menor que la unidad, si los operandos y el resultado tienen valores enteros en el rango $[-31, 31]$ y están representados en el sistema complemento a uno. Incluir una señal de overflow.

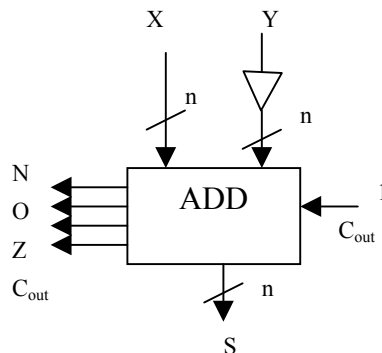
Utilizar los siguientes componentes:

- Un sumador de naturales de ocho bits.
- Un sumador de naturales de seis bits.
- Seis puertas OR-EXCLUSIVA de dos entradas
- Dos inversores y
- Una puerta AND de dos entradas.

Especificar cada bit de las entradas y salidas de los componentes.

PROBLEMA 7

Sigui el circuit de la figura:



on N (negatiu), Z (zero), O (overflow) i C_{out} (carry) són els codis de condició.

- Suposem que X i Y són les representacions en complement de 2 dels enters x i y respectivament. Determineu l'expressió boolena per la condició $\text{enter } x < \text{enter } y$
- Suposem ara que X i Y són les representacions dels naturals x i y . Quina és l'expressió boolena per la condició $\text{natural } x \geq \text{natural } y$?

PROBLEMA 8

Siguin x i y dos enters representats en complement de 2 complement de 1 respectivament, amb vectors de n bits. Volem calcular $z = x + y$ utilitzant sumadors de n bits.

Es demana el disseny del circuit en dos casos:

- El resultat de la suma, z , es representa en complement de 2.
- El resultat de la suma, z , es representa en complement de 1.

JUSTIFIQUEU LA RESPOSTA. No cal que dissenyeu la lògica de Overflow.

PROBLEMA 9

En algunos modos de direccionamiento de un computador se requiere operar con un número natural

(ej.: direcciones) y un número entero (ej.: índice).

Esta posibilidad requiere un sumador que efectúe directamente la suma de dos vectores de n bits, donde uno de ellos representa un número natural y el otro vector de bits representa un número entero codificado en complemento a dos.

RESPONDER JUSTIFICADAMENTE A LAS SIGUIENTES PREGUNTAS

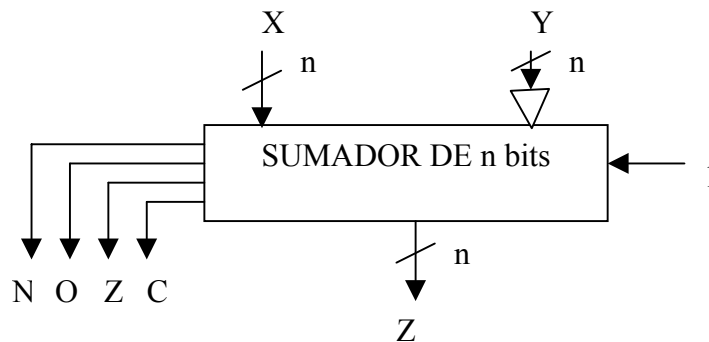
- a) Demostrar que el algoritmo utilizado para sumar dos números naturales o dos números enteros codificados en complemento a dos es válido para sumar un natural y un entero

$$z_e = (x_e + y_e) \text{ mod } 2^n$$

donde el subíndice e indica valor explícito.

- b) Suponer que en la instrucción se dispone de 4 bits (Y_3, Y_2, Y_1, Y_0) para especificar el índice, que la dirección se almacena en un registro de 8 bits ($X_7, X_6, X_5, X_4, X_3, X_2, X_1, X_0$) y que se dispone de un sumador de 8 bits. Indicar qué vectores de 8 bits deben sumarse.
- c) La ALU del procesador determina los bits de condición suponiendo que los números se representan en complemento a dos.

Algunas veces deben compararse direcciones para determinar el sentido de un salto. La operación de resta que se efectúa en la ALU es equivalente a la especificada en el siguiente diagrama:



Indicar cuál de los bits de condición (N: negativo, O: desbordamiento, Z: cero, C: acarreo) debe consultarse para la condición mayor ($X > Y$) o menor ($X < Y$).

NOTA: añadiendo un bit al vector de bits, que especifica la dirección, se estaría codificando la dirección en complemento a dos.