

Examen Final de “Disseny de Microprocessadors”

21 de gener de 2007

- L'examen dura 2h.
- Es poden portar els apunts.
- Es pot fer servir calculadora

Problema 1 (2 punts)

Dissenyar la següent funció en CMOS, nMOS i Differential CVSL. Dimensioneu els transistors de la manera que cregueu més correcta considerant que $1R_{sp} = 2 R_s$ (en el cas d'nMOS).

$$S = \frac{A + B \cdot C}{D \cdot E + F}$$

Problema 2 (2 punts)

Tenim un circuit que ha de carregar una capacitat externa de 300fF. Quina solució proposaríeu si es vol reduir el temps que triga en carregar-la? ($1C_g=1,1fF$).

Problema 3 (4 punts)

Donades les següent restriccions i dades:

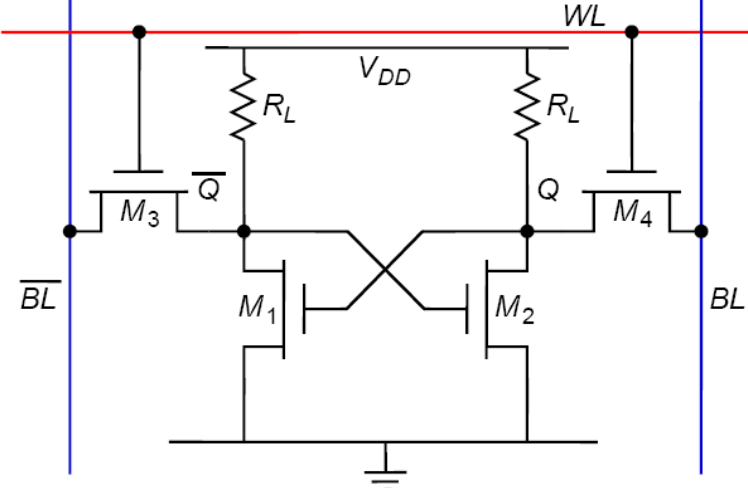
- Els transistors de pull-down N poden tenir com a molt cadenes de 3 transistors N en sèrie (poden haver tants transistors en paral·lel o camins en paral·lel com calgui, però cada camí en sèrie pot tenir com a molt el nombre de transistors indicat).
- Els transistors P són de tamany 1:8 i els N són de tamany 1:2.
- A la sortida del circuit hi ha connectada una capacitat de 150 Cg.
- $1R_{sp} = 2 R_s$, $1\tau = 9'71ps$, $1C_g = 2'49fF$ i $V_{dd} = 1'5V$.
- La funció que es vol calcular és: $f = (AB + C) \cdot (BD + E)$

Es demana:

- a) Dissenyar un circuit amb lògica dominó que realitzi la funció.
- b) A quina freqüència màxima pot anar la senyal de rellotge (simètric) per tal que el circuit funcioni bé?
- c) A quina freqüència màxima pot anar la senyal de rellotge (asimètric) per tal que el circuit funcioni bé?
- d) Calcular el consum dinàmic de potència del circuit a la freqüència màxima calculada a l'apartat b.
- e) Caracteritzeu el circuit (Capacitat a les entrades, retard intern i retard dependent de la sortida).

Problema 4 (2 punts)

- Dibuixa i digues per quins transistors travessa el camí o camins per on passa/pot passar el corrent de *leakage* per les següents cel·les de memòria. Recorda que els bitlines es precarreguen (per tant tenen un transistor connectat a $V_{DD}/2$ i BL, amb el gate a la senyal de control).

Cel·la SRAM de 4 transistors amb resistències	Cami/Camins
	
Cel·la DRAM d'1 transistor	Cami/Camins
